

Image compressing apparatus

Patent Number: ☐ US5489942
Publication date: 1996-02-06
Inventor(s): KAWAHARA KENJI (JP)
Applicant(s): SHARP KK (JP)
Requested Patent: ☐ JP7023394
Application Number: US19940215411 19940321
Priority Number(s): JP19930147718 19930618
IPC Classification: H04N7/50
EC Classification: G06T9/00P, H04N7/26L, H04N7/50
Equivalents: JP3084175B2

Abstract

An image compressing apparatus has a predictive coding unit, an orthogonal transform unit, a quantization unit, a variable length coding unit, a coding control unit and a start decision unit. The start decision unit receives predictive errors from the predictive coding unit and a quantization parameter from the coding control unit to produce a start control signal. The start control signal is set to a logic value 1 if the orthogonal transform unit, the quantization unit and the variable length coding unit are to be activated, and to a logic value 0 if they are not to be activated. The orthogonal transform unit, the quantization unit and the variable length coding unit are activated with the logic value 1 to perform respective processes, and are kept unactivated with the logic value 0. The image compressing apparatus is low in power dissipation and short in processing time.

Data supplied from the esp@cenet database -I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-23394

(43) 公開日 平成7年(1995)1月24日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/32				
H 0 3 M 7/30	A	8522-5 J		
7/40		8522-5 J		
			H 0 4 N 7/ 137	Z
			7/ 133	Z

審査請求 未請求 請求項の数4 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願平5-147718

(22) 出願日 平成5年(1993)6月18日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 川原 健児

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

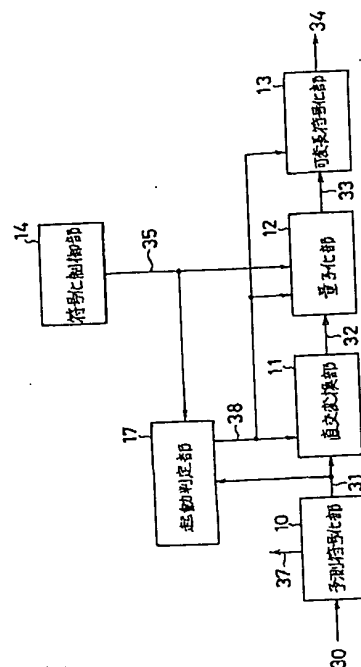
(74) 代理人 弁理士 川口 義雄 (外1名)

(54) 【発明の名称】 画像圧縮装置

(57) 【要約】

【目的】 消費電力の少ない、処理時間の短い画像圧縮装置を提供する。

【構成】 起動判定部17は予測符号化部10から予測誤差31、符号化制御部14から量子化パラメータ35を受け取り、起動制御信号38を生成する。起動制御信号38は直交変換部11、量子化部12および可変長符号化部13を起動する場合は論理値1、起動しない場合は論理値0の値をとる。直交変換部11、量子化部12および可変長符号化部13は、起動制御信号38が論理値1のときは動作して所定の処理を行い、論理値0のときは動作しない。



【特許請求の範囲】

【請求項1】 予測誤差およびマクロブロックごとの予測誤差和を生成する予測符号化部、前記予測誤差に対して直交変換を行い直交変換結果を生成する直交変換部、前記直交変換結果に対し量子化処理を行い量子化結果を生成する量子化部、前記量子化結果に対して可変長符号化処理を行う可変長符号化部、及び、量子化パラメータを生成する符号化制御部を備える画像圧縮装置であって、前記マクロブロックごとの予測誤差和が所定の値を超えた時、起動制御信号を論理値1にセットする起動判定部を具備し、前記直交変換部、前記量子化部および前記可変長符号化部は、該起動制御信号が論理値1の時、動作することを特徴とした画像圧縮装置。

【請求項2】 前記起動判定部が前記予測誤差と前記量子化パラメータから該起動制御信号を生成する請求項1に記載の画像圧縮装置。

【請求項3】 前記起動判定部が前記マクロブロックごとの予測誤差和と前記量子化パラメータから該起動制御信号を生成する請求項1に記載の画像圧縮装置。

【請求項4】 前記直交変換部が離散コサイン変換である請求項1に記載の画像圧縮装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は画像処理技術における画像圧縮装置に関する。

【0002】

【従来の技術】 動画像の圧縮方式については、テレビ電話／会議用にCCITT（国際電信電話諮問委員会）のH.261、蓄積媒体用にISO（国際標準化機関）のMPEGなどが国際標準として規定されている。これらの国際標準では共通して、動き検出つきフレーム間予測符号化、直交変換、量子化および可変長符号化の手法が採用されている。これらの国際標準については、たとえば、安田浩編“マルチメディア符号化の国際標準”（丸善、1991年6月）にその概要が述べられている。

【0003】 図4を参照して、上記の国際標準に準拠した従来技術の画像圧縮装置について解説する。図4の画

* 像圧縮装置は予測誤差31およびマクロブロックごとの予測誤差和37を生成する予測符号化部10、予測誤差31に対して直交変換を行い直交変換結果32を生成する直交変換部11、直交変換結果32に対し量子化処理を行い量子化結果33を生成する量子化部12、量子化結果33に対して可変長符号化処理を行う可変長符号化部13、及び、量子化パラメータ35を生成する符号化制御部14から構成される。以下ではビデオ入力信号30を A_{ij} 、予測誤差31を B_{ij} 、直交変換結果32を C_{ij} 、量子化結果33を D_{ij} 、量子化パラメータ35を Q と表記する。

【0004】 画像圧縮装置では1枚の画像フレームをマクロブロックと呼ぶ処理単位に分割し、各マクロブロックごとに同一の処理を施す。図2はマクロブロックの構成図であり、(a)は輝度信号 Y を、(b)は色差信号 C_r を、(c)は色差信号 C_b を表し、マクロブロックが輝度信号 16×16 画素と2種類の色差信号 8×8 画素から構成される様子を表している。図において、○は画素を表す。また図2のようにマクロブロックをさらにブロックと呼ぶ 8×8 画素単位に分割し、処理の最小単位とする。これにより、1つのマクロブロックは輝度信号4ブロックと色差信号2ブロックから構成されることになる。画像圧縮装置では、マクロブロックまたはブロックを単位として以下に述べる処理を順に実行することにより画像圧縮を実現する。

【0005】 (1) 予測符号化

ビデオ入力信号30に対して予測符号化部10で動き検出つきフレーム間予測符号化を施し、予測誤差31を得る。動き検出つきフレーム間予測符号化を行う予測符号化部の内部構成図を図3に示す。図3において動き検出回路15ではビデオ入力信号30を入力としてマクロブロックごとに(式1)の計算を行い、誤差 $e(u, v)$ を最小とする $A'_{i+u, j+v}$ を予測信号36として出力する。ただし(式1)において A'_{ij} は前フレームのビデオ入力信号であり、最も外側の Σ は輝度信号4ブロックについて総和を取ることを表している。

【0006】

$$(式1) \quad e(u, v) = \sum_{i=0}^7 \sum_{j=0}^7 \Sigma |A_{ij} - A'_{i+u, j+v}|$$

さらに減算器16を用いてビデオ入力信号30と予測信号36の差分を計算し、(式2)に示すブロックごとの予測誤差31が得られる。

【0007】

$$(式2) \quad B_{ij} = A_{ij} - A'_{i+u, j+v} \quad (i, j = 0, 1, \dots, 7)$$

以上の手順から明らかなように動き検出つきフレーム間予測符号化の処理を行うと、同時に(式3)に示すマクロブロックごとの予測誤差の絶対値和 E_{mb37} （以後、マクロブロックごとの予測誤差和と呼ぶ）が得られる。

【0008】

(3)

4

$$\begin{aligned}
 (式3) \quad Emb &= \min \{ e(u, v) \} \\
 &\quad u, v \\
 &= \sum_{i=0}^7 \sum_{j=0}^7 |B_{ij}| \\
 &\quad \text{輝度信号 } i=0 \ j=0 \\
 &= \sum_{i=0}^7 \sum_{j=0}^7 |A_{ij} - A'_{i+u', j+v'}| \\
 &\quad \text{輝度信号 } i=0 \ j=0
 \end{aligned}$$

* e Transform: 離散コサイン変換) を用い

(2) 直交変換

予測誤差 31 に対して直交変換部 11 でブロックごとに 10 する。
直交変換を施し、直交変換結果 32 を得る。直交変換と [0009]
しては (式 4) の DCT (Discrete Cosine Transform)

$$\begin{aligned}
 (式4) \quad C_{ij} &= 1/4 \times C_i C_j \sum_{s=0}^7 \sum_{t=0}^7 \{ B_{st} \times \cos(2s+1)i\pi/16 \times \cos(2t+1)j\pi/16 \} \\
 (i, j &= 0, 1, \dots, 7) \\
 \text{ただし, } C_i, C_j &= \cos \pi/4 \quad i, j = 0 \text{ のとき} \\
 &= 1 \quad \text{それ以外の時}
 \end{aligned}$$

(3) 量子化

直交変換結果 32 に対して量子化部 12 でブロックごとに量子化処理を施し、量子化結果 33 を得る。量子化処理は符号化制御部 14 から受けた量子化パラメータ 35 で直交変換結果 32 を除する処理である。たとえば H. 261

20×261におけるINTRA直流成分以外の要素に対する量子化処理は(式5)のようになる。ただし、除算の小数部は絶対値が小さくなるように切り捨てる。
[0010]

$$\begin{aligned}
 (式5) \quad D_{ij} &= C_{ij} / 2^Q \\
 &= (C_{ij} + 1) / 2^Q \quad Q: \text{奇数のとき} \\
 &= (C_{ij} - 1) / 2^Q \quad Q: \text{偶数, } C_{ij} \geq 0 \text{ のとき} \\
 &\quad Q: \text{偶数, } C_{ij} < 0 \text{ のとき} \\
 (i, j &= 0, 1, \dots, 7)
 \end{aligned}$$

(4) 可変長符号化

量子化結果 33 に対して可変長符号化部 13 で可変長符号化処理を施し、圧縮ビット列 34 を得る。量子化結果 33 の段階では多くの要素が 0 となるため、非ゼロ要素のみを抽出して可変長符号化する。このとき、すべての要素が 0 であるブロックは可変長符号化すべき要素が存在しないため、可変長符号化処理を適用する必要がない。

[0011] 以上に述べたような図 4 に示す従来技術の画像圧縮装置では、予測誤差の特性にかかわらずすべてのブロックについて直交変換部、量子化部および可変長符号化部を動作させている。

[0012] たとえば、LSI Logic 社および Graphics Communication Technology 社は IEEE Transaction Circuits and Systems for Video Technology (June 1992, pp. 111~133) においてそれぞれ別個に H. 261 準拠の画像圧縮用 LSI チップセットを発表しているが、これらの発表では開発した LSI チップセットを用いて従来技術の画像圧縮装置が構成できていることを示しているに止まっている。

[0013] また、日本電信電話 (株) が同誌 (pp. 207~220) および NTT R&D (No. 8, 1991, pp. 1025~1042) に発表している画像圧縮用 DSP を用いた H. 261 準拠の画像圧縮装置も従来技術の画像圧縮装置に相当する。

[0014] さらに特開平 4-167763 においては量子化結果または量子化パラメータが 1 である場合には除算を行わない量子化回路が示されているが、この回路を用いた画像圧縮装置でも量子化部の演算が一部簡略化されるにすぎない。

[0015]

40 【発明が解決しようとする課題】従来技術の画像圧縮装置では、予測誤差の特性にかかわらずすべてのブロックについて直交変換部、量子化部および可変長符号化部を動作させている。このため、予測誤差が十分小さく量子化結果がすべて 0 になることがあらかじめわかっているブロックについても上記の回路が動作し、装置の消費電力の増大および処理時間の増加を招いていた。

[0016] 本発明は、消費電力の少ない、処理時間の短い画像圧縮装置を提供することを目的とする。

[0017]

50 【課題を解決するための手段】本発明の画像圧縮装置

5
は、予測誤差およびマクロブロックごとの予測誤差和を生成する予測符号化部、前記予測誤差に対して直交変換を行い直交変換結果を生成する直交変換部、前記直交変換結果に対し量子化処理を行い量子化結果を生成する量子化部、前記量子化結果に対して可変長符号化処理を行う可変長符号化部、及び、量子化パラメータを生成する符号化制御部を備える画像圧縮装置であって、起動制御信号を生成する起動判定部を具備し、前記直交変換部、前記量子化部および前記可変長符号化部は該起動制御信号により起動が指示されたときのみ動作することを特徴とする。

【0018】また、前記起動判定部は前記予測誤差と前記量子化パラメータから該起動制御信号を生成してもよい。

【0019】また、前記起動判定部は前記マクロブロックごとの予測誤差和と前記量子化パラメータから該起動制御信号を生成してもよい。

【0020】また、前記直交変換部は離散コサイン変換でもよい。

【0021】

【作用】起動判定部は予測符号化部から予測誤差あるいはマクロブロックごとの予測誤差和、符号化制御部から量子化パラメータを受け取り、起動制御信号を作成する。起動制御信号は直交変換部、量子化部および可変長符号化部を起動する場合は論理値1、起動しない場合は論理値0の値をとる。直交変換部、量子化部および可変長符号化部は、起動制御信号が論理値1のときは動作して所定の処理を行い、論理値0のときは動作しない。

【0022】

【実施例】以下、図面を参照して本発明の画像圧縮装置の実施例を説明する。

【0023】図1は本発明の画像圧縮装置の第一の実施例を示す構成図である。図1の画像圧縮装置は、予測誤差31およびマクロブロックごとの予測誤差和37を生成する予測符号化部10、予測誤差31に対して直交変換を行い直交変換結果32を生成する直交変換部11、直交変換結果32に対し量子化処理を行い量子化結果33を生成する量子化部12、量子化結果33に対して可変長符号化処理を行う可変長符号化部13、量子化パラメータ35を生成する符号化制御部14、及び、起動制御信号38を生成する起動判定部17から構成される。図1の画像圧縮装置における画像圧縮手順は、以下の点を除いて従来技術の画像圧縮装置における画像圧縮手順と同様である。

*【0024】本発明の画像圧縮装置は、従来技術の画像圧縮装置に加えて起動判定部17を備える。起動判定部17は予測符号化部10から予測誤差31、符号化制御部14から量子化パラメータ35を受け取り起動制御信号38を作成する。起動制御信号38は直交変換部11、量子化部12および可変長符号化部13を起動する場合は論理値1、起動しない場合は論理値0の値をとる。直交変換部11、量子化部12および可変長符号化部13は起動制御信号38に従って動作する。すなわち、起動制御信号38が論理値1のときは動作して所定の処理を行い、論理値0のときは動作しない。

【0025】図5に起動判定部17の内部構成図を示す。図5の起動判定部では、予測誤差31から予測誤差和計算回路18により得られるブロックごとの予測誤差和39と、量子化パラメータ35からしきい値表19を引くことにより得られるしきい値40を比較器20により比較し、(予測誤差和39 \geq しきい値40)のとき起動制御信号38を論理値1、(予測誤差和39<しきい値40)のとき起動制御信号38を論理値0とする。図6は予測誤差計算回路18の内部構成図である。図6の予測誤差計算回路は加算器21とレジスタ22から構成され、順次入力される予測誤差31を加算し、(式6)に示すブロックごとの予測誤差和39を求める。

【0026】

$$(式6) \quad E_b = \sum_{i=0}^7 \sum_{j=0}^7 |B_{ij}|$$

図7はしきい値表19の構成例であり、H. 261に準拠した画像圧縮装置において用いるものである。例えば図7(a)では(式7)に示すように量子化パラメータQに対して、しきい値Tを定める。

【0027】

$$(式7) \quad \begin{aligned} T &= 8Q & Q: \text{奇数のとき} \\ &= 8Q - 4 & Q: \text{偶数のとき} \end{aligned}$$

しきい値表をこのように構成すれば、以下の証明によりブロックごとの予測誤差和がしきい値未満であればそのブロックの量子化結果はすべて0になることが保証される。したがって、この構成では直交変換部、量子化部および可変長符号化部を起動しなくても、従来技術の画像圧縮装置と全く同じ圧縮ビット列が得られることになる。

【0028】(証明) Qが奇数のとき $E_b = \sum_i \sum_j |B_{ij}| < 8Q$ であると、(式4)より

$$\begin{aligned} |C_{ij}| &\leq 1/4 \times |C_{ij}| \sum_i \sum_j |B_{st}| \times \cos(2s+1)i\pi/16 \times \cos(2t+1)j\pi/16 \\ &\leq 1/4 \times |C_{ij}| \sum_i \sum_j |B_{st}| \\ &< 1/4 \times |C_{ij}| \times 8Q \\ &\leq 2Q \end{aligned}$$

(式5)より除算の小数部は絶対値が小さくなるよう切り捨てるので

$$D_{ij} = C_{ij} / 2Q = 0$$

となる。

【0029】偶数のときも同様。

(証明終わり)

また、図7(b)に示すようにしきい値表のしきい値Tを図7(a)の値よりも大きな値に設定することにより、ブロックごとの予測誤差和がある程度小さいときにもそのブロックの量子化結果がすべて0になると見なし、そのブロックについては以後の処理を実施しないような構成も可能である。

【0030】図8は本発明の画像圧縮装置の第二の実施例を示す構成図である。図8の画像圧縮装置は、第一の実施例と同様に、予測誤差31およびマクロブロックごとの予測誤差和37を生成する予測符号化部10、予測誤差31に対して直交変換を行い直交変換結果32を生成する直交変換部11、直交変換結果32に対し量子化処理を行い量子化結果33を生成する量子化部12、量子化結果33に対して可変長符号化処理を行う可変長符号化部13、量子化パラメータ35を生成する符号化制御部14、及び、起動制御信号38を生成する起動判定部23から構成される。ただし、起動判定部23の機能は第一の実施例における起動判定部17の機能と以下に示すように異なる。

【0031】起動判定部23は予測符号化部10からマクロブロックごとの予測誤差和37、符号化制御部14から量子化パラメータ35を受け取り起動制御信号38を作成する。起動制御信号38の意味と直交変換部11、量子化部12および可変長符号化部13の動作は第一の実施例と同様である。

【0032】図9に起動判定部23の内部構成図を示す。図9の起動判定部では、マクロブロックごとの予測誤差和37と、量子化パラメータ35からしきい値表19を引くことにより得られるしきい値40を比較器20により比較し、(予測誤差和37 \geq しきい値40)のとき起動制御信号38を論理値1、(予測誤差和37<しきい値40)のとき論理値0とする。

【0033】図10にしきい値表19の2つの構成例を示す。図10(a)の構成例は図7(a)と同じであり、この構成によれば第一の実施例の場合と同様の証明によりマクロブロックごとの予測誤差和がしきい値未満であれば直交変換部、量子化部および可変長符号化部を起動しなくても、従来技術の画像圧縮装置と全く同じビット列が得られることが保証される。

【0034】図10(b)に示される構成例では、マクロブロックごとの予測誤差和37が平均的にブロックごとの予測誤差の約4倍になることを考慮して、図10(a)の4倍の値を用いている。この構成によれば、予測誤差和の分布によっては従来技術の画像圧縮装置とは異なるビット列が得られる場合もあるが、(a)の構成例よりも短い圧縮ビット列が得られるという効果があ

る。

【0035】この第二の実施例では、予測符号化部10で動き検出つきフレーム間予測符号化処理を行ったときに得られるマクロブロックごとの予測誤差和37を起動判定回路23で用い、起動判定をマクロブロックごとに行う。これにより第一の実施例に比べて予測誤差和計算回路18を設けることなく、より簡易な構成で本発明の画像圧縮装置を実現するものである。

【0036】以上の実施例では直交変換としてDCT(離散コサイン変換)を用いたが、これ以外にもアダマール変換、K-L変換などの直交変換を用いて同様の画像圧縮装置を構成することが可能である。

【0037】以上で述べたように本発明の画像圧縮装置は、予測誤差が十分小さく量子化結果がすべて0になることがあらかじめわかっているブロックについて、直交変換部、量子化部および可変長符号化部を起動しないため、無駄な演算が行われず、従来技術の画像圧縮装置に比べて装置の消費電力の削減と処理時間の短縮という効果がある。テレビ電話/会議システムのように、静止部分が多い動画像に対して量子化パラメータが大きな値となる低ビットレート符号化を行う装置について特に大きな効果がある。

【0038】また本発明の画像圧縮装置では、直交変換部、量子化部および可変長符号化部を起動しないだけでなく、画像の復元処理を行う部分も起動する必要がないという効果がある。この効果を図11に示すH. 261に準拠した本発明の画像圧縮装置について説明する。図11において動き検出回路15、減算器16、DCT部24、量子化部12、可変長符号化部13、符号化制御部14および起動制御部17からなる構成によりビデオ入力信号30から圧縮ビット列34を得る手順は図3および図1に示す画像圧縮装置と同様である(H. 261では直交変換としてDCTを採用するため、図11におけるDCT部24は図1の直交変換部11に相当する)。このとき圧縮ビット列34を求めると同時に、量子化結果33に対して逆量子化部25および逆DCT部26においてそれぞれ量子化およびDCTの逆変換を施して逆DCT結果41を求め、逆DCT結果41と予測誤差36を加算器27により加算することにより、復元画像信号42を作成し、次フレームの処理に用いるため動き検出回路15に蓄積する。本発明の画像圧縮装置では起動判定部17の出力である起動判定信号38をDCT部24、量子化部12および可変長符号化部13だけでなく、逆量子化部25、逆DCT部26および加算器27に入力することにより、図中の破線の範囲28に含まれる部分について起動を制御する。このようにH. 261に準拠した画像圧縮手順のうち多くの部分について起動を制御することにより、無駄な演算が削減され、装置の消費電力が削減される。

【0039】

【発明の効果】以上説明したように本発明の画像圧縮装置は、起動制御信号を生成する起動判定部を具備し、直交変換部、量子化部および可変長符号化部は該起動制御信号により起動が指示されたときのみ動作するので、無駄な演算が行われず、従来技術の画像圧縮装置に比べて消費電力の削減と処理時間の短縮という効果がある。

【図面の簡単な説明】

【図 1】本発明の画像圧縮装置の第一の実施例の構成図である。

【図 2】マクロブロックの構成図である。

【図 3】予測符号化部の内部構成図である。

【図 4】従来技術の画像圧縮装置の構成図である。

【図 5】第一の実施例の起動判定部の内部構成図である。

【図 6】予測誤差和計算回路の内部構成図である。

【図 7】第一の実施例のしきい値表の構成例である。

【図 8】本発明の画像圧縮装置の第二の実施例の構成図である。

【図 9】第二の実施例の起動判定部の内部構成図である。

【図 10】第二の実施例のしきい値表の構成例である。

【図 11】H. 261 に準拠した本発明の画像圧縮装置の構成図である。

【符号の説明】

10 予測符号化部

11 直交変換部

12 量子化部

13 可変長符号化部

* 14 符号化制御部

15 動き検出回路

16 減算器

17 第一の実施例の起動判定部

18 予測誤差和計算回路

19 しきい値表

20 比較器

21 加算器

22 レジスタ

10 23 第二の実施例の起動判定部

24 DCT部

25 逆量子化部

26 逆DCT部

27 加算器

28 起動を制御する範囲

30 ビデオ入力信号

31 予測誤差

32 直交変換結果

33 量子化結果

20 34 圧縮ビット列

35 量子化パラメータ

36 予測信号

37 マクロブロックごとの予測誤差和

38 起動制御信号

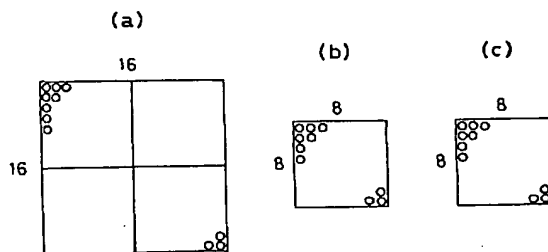
39 ブロックごとの予測誤差和

40 しきい値

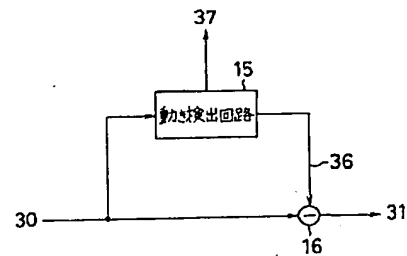
41 復元画像信号

*

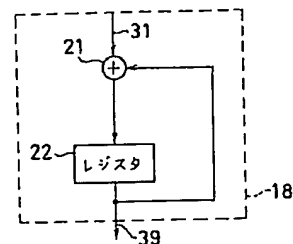
【図 2】



【図 3】

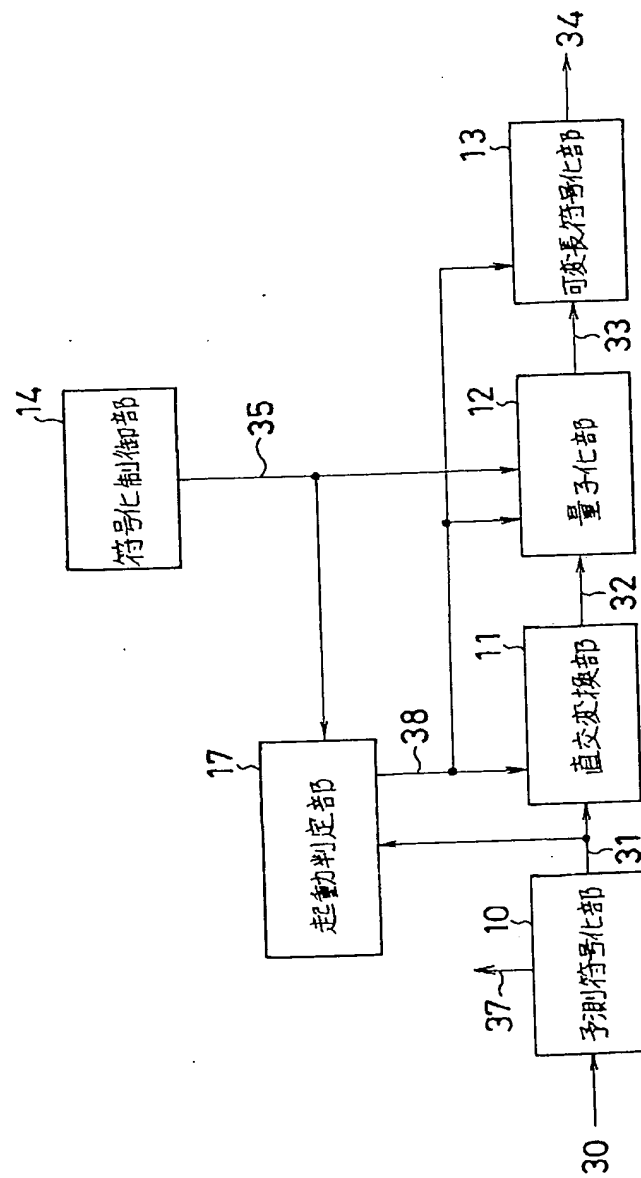


【図 6】

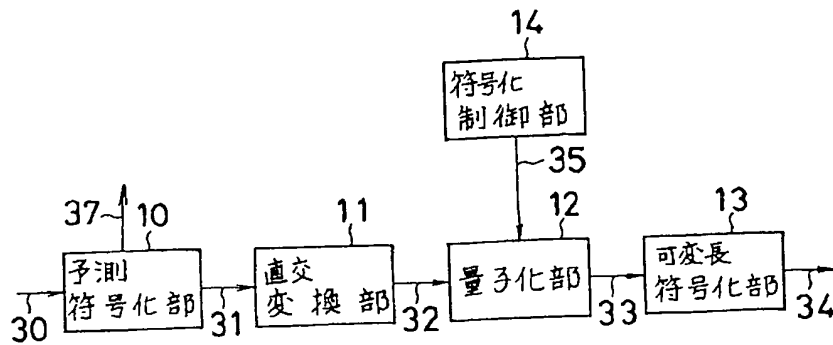


(7)

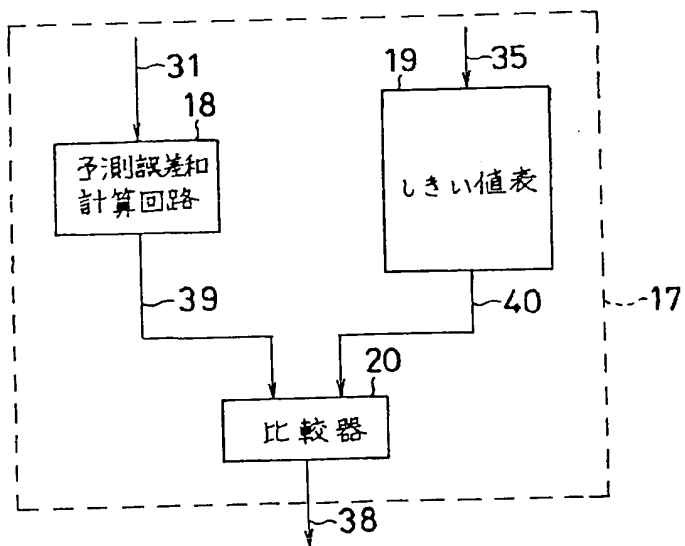
【図1】



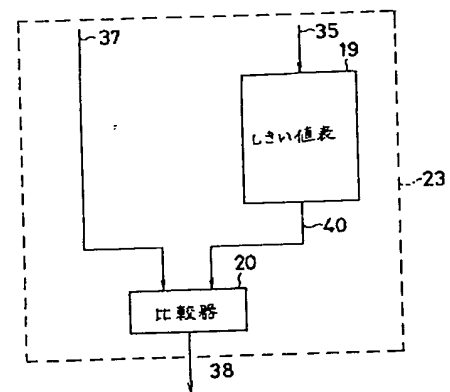
【図4】



【図5】



【図9】

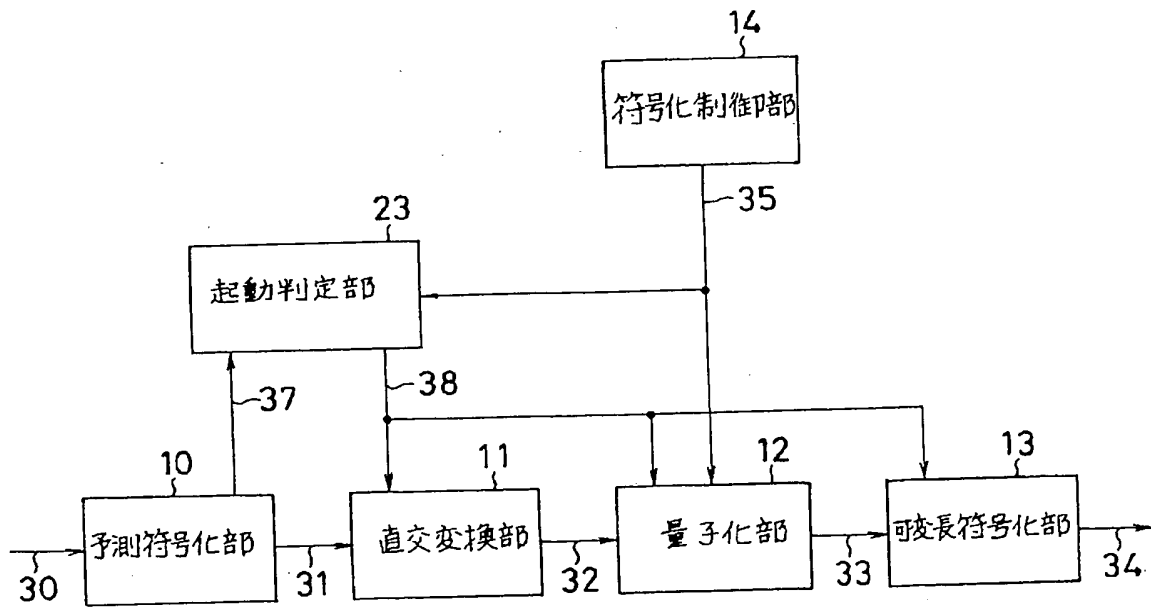


〔図7〕

(a)		(b)	
量子化 パラメータQ	しきい値T	量子化 パラメータQ	しきい値T
1	8	1	12
2	12	2	16
3	24	3	28
4	28	4	32
5	40	5	44
6	44	6	48
7	56	7	60
⋮	⋮	⋮	⋮

$T = \begin{cases} 8Q & Q: \text{奇数のとき} \\ 8Q-4 & Q: \text{偶数のとき} \end{cases}$
 $T = \begin{cases} 8Q+4 & Q: \text{奇数のとき} \\ 8Q & Q: \text{偶数のとき} \end{cases}$

〔図8〕



【図10】

(a)

量子化 パラメータQ	しきい値T
1	8
2	12
3	24
4	28
5	40
6	44
7	56
⋮	⋮

$$T = \begin{cases} 8Q & Q: \text{奇数のとき} \\ 8Q-4 & Q: \text{偶数のとき} \end{cases}$$

(b)

量子化 パラメータQ	しきい値T
1	32
2	48
3	96
4	112
5	160
6	176
7	224
⋮	⋮

$$T = \begin{cases} 32Q & Q: \text{奇数のとき} \\ 32Q-16 & Q: \text{偶数のとき} \end{cases}$$

FIG. 1 is a block diagram of a video signal processing system. The system includes an input terminal 30, a subtractor 16, a start determination section 17, a signal control section 14, a DCT section 32, a quantization section 33, an inverse quantization section 25, an inverse DCT section 26, an adder 27, a loop filter 41, a feedback section 42, and an output terminal 34. The signal flow is as follows: Input 30 is fed into subtractor 16. The output of subtractor 16 is fed into start determination section 17. Start determination section 17 outputs a control signal 35 to signal control section 14. Signal control section 14 outputs control signals 36 and 37 to the quantization section 33 and the inverse quantization section 25, respectively. The output of subtractor 16 is also fed into the DCT section 32. The output of the DCT section 32 is fed into the quantization section 33. The output of the quantization section 33 is fed into the inverse quantization section 25. The output of the inverse quantization section 25 is fed into the inverse DCT section 26. The output of the inverse DCT section 26 is fed into the adder 27. The output of the adder 27 is fed back to the start determination section 17 and the signal control section 14. The signal control section 14 also outputs a control signal 38 to the DCT section 32. The output of the adder 27 is also fed into the loop filter 41. The output of the loop filter 41 is fed into the feedback section 42. The output of the feedback section 42 is fed into the subtractor 16. The output of the adder 27 is also fed into the output terminal 34.

(51)Int.Cl.⁶
H O 4 N 7/30

F I

技術表示箇所